

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.

**THIS PAGE BLANK (USPTO)**

09748 5852

PCT/JP98/03791

日本国特許庁

26.08.98

PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

1997年 8月28日

REC'D 16 OCT 1998

WIPO

PCT

出願番号  
Application Number:

平成 9年特許願第232328号

出願人  
Applicant(s):

株式会社日立製作所

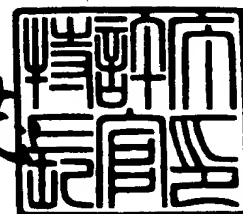
3

PRIORITY DOCUMENT

1998年10月 2日

特許庁長官  
Commissioner,  
Patent Office

伴佐山 建志



出証番号 出証特平10-3078348

【書類名】 特許願

【整理番号】 HD11189000

【提出日】 平成 9年 8月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G02B 6/10

【発明の名称】 半導体受光素子および装置

【請求項の数】 18

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 生産技術研究所内

【氏名】 茂木 俊行

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 生産技術研究所内

【氏名】 川本 和民

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内

【氏名】 辻 伸二

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内

【氏名】 中村 均

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内

【氏名】 宍倉 正人

【発明者】

【住所又は居所】 埼玉県入間郡毛呂山町旭台15番地 日立東部セミコン

ダクタ株式会社内

【氏名】 菊池 悟

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100087170

【弁理士】

【氏名又は名称】 富田 和子

【電話番号】 045(316)3711

【手数料の表示】

【予納台帳番号】 012014

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003111

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体受光素子および装置

【特許請求の範囲】

【請求項1】

ある部材の特定個所に搭載されるべき、光吸収層を備える光学素子において、  
当該光学素子を前記特定個所に位置決めする際には、前記光吸収層により波長範囲の少なくとも一部が吸収される光を当該光学素子へ照射し、その透過光を検出することで位置決めするものであって、

当該光学素子が搭載されるべき面に略平行な面に投影された場合に得られる当該光学素子の2次元投影領域の中に、前記光吸収層を含まず、前記照射光の透過率が残りの領域よりも高く、その位置が識別可能である領域を備えること  
を特徴とする光学素子。

【請求項2】

他の光デバイスを備える基板上に搭載される、光吸収層を有する半導体受光素子において、

前記基板および当該半導体受光素子のうち少なくとも前記基板に設けられた位置決め用マーカとして機能する部分に対向する個所の光吸収層を除外したものであること

を特徴とする半導体受光素子。

【請求項3】

前記光吸収層を除外した領域の光透過率が、前記位置決め用マーカを検出する際に用いる照明光に関して、30%以上であることを特徴とする請求項2記載の半導体受光素子。

【請求項4】

前記光透過率が30%以上である領域が前記位置決め用マーカを検出する際の照明光の照射方向に略垂直な平面に投影された場合に得られる投影領域の広さは、少なくとも $100\mu\text{m}^2$ であることを特徴とする請求項3記載の半導体受光素子。

【請求項 5】

前記光透過率が 30%以上である領域が、少なくとも 2 個所以上あることを特徴とする請求項 3 記載の半導体受光素子。

【請求項 6】

当該半導体受光素子は、端面入射型の導波路型受光素子であって、  
前記光透過率が 30%以上である領域が少なくとも 1 対以上存在するもので、  
各対の前記領域はそれぞれ、当該導波路型半導体受光素子の受光面の光軸の左右に対応して位置するように配置されていることを特徴とする請求項 3 記載の半導体受光素子。

【請求項 7】

前記位置決め用マーカが、前記光吸収層を除外した領域を透過した透過光によって形成される光学像から識別できるように、当該位置決め用マーカと当該光吸収層を除外した領域との位置が決定されることを特徴とする請求項 2 記載の半導体受光素子。

【請求項 8】

当該半導体受光素子を透過した透過光が形成する光学像から、前記光吸収層を除外した領域を識別し、該識別された前記光吸収層を除外した領域自身を、当該半導体受光素子を前記基板上に搭載する際の位置決め用マーカとして利用することを特徴とする請求項 2 または 7 に記載の半導体受光素子。

【請求項 9】

前記光吸収層を除外した領域内に、前記位置決め用マーカを備えることを特徴とする請求項 2 または 7 に記載の半導体受光素子。

【請求項 10】

請求項 2～請求項 9 のうちいずれかに記載の半導体受光素子を光導波路基板上に集積化することを特徴とする半導体装置。

【請求項 11】

請求項 2～請求項 9 のうちいずれかに記載の半導体受光素子と光ファイバとを光結合して同一基板上に集積化することを特徴とする半導体装置。

**【請求項 12】**

半導体レーザと、当該半導体レーザで発生されたレーザ光をモニタするための半導体受光素子とを備え、

前記半導体受光素子は、請求項2～請求項9のうちいずれかに記載の半導体受光素子であり、前記半導体レーザと光結合され同一光導波路基板上に集積化されることを特徴とする半導体装置。

**【請求項 13】**

半導体レーザおよび光ファイバと、それらのうち少なくとも一方と光結合される請求項2～請求項9のうちいずれかに記載の半導体受光素子とを、同一基板上に集積化することを特徴とする半導体装置。

**【請求項 14】**

請求項10～請求項13のうちいずれかに記載の半導体装置を、セラミックおよび樹脂のいずれか一方によりパッケージングして構成されることを特徴とする光モジュール。

**【請求項 15】**

請求項10～請求項13のうちいずれかに記載の半導体装置の基板上に電子回路をさらに搭載し、セラミックおよび樹脂のいずれか一方によりパッケージングして構成されることを特徴とする光モジュール。

**【請求項 16】**

請求項14および請求項15のいずれかに記載の光モジュールと、当該光モジュールを利用した、光信号の送信処理および受信処理のうち少なくとも一方を実行する電子回路とを同一ボード上に搭載したことを特徴とする光伝送装置。

**【請求項 17】**

基板上に光吸収層を含む複数の異なる薄膜層を順次積層して形成される、端面入射型の半導体受光素子の製造方法において、

前記光吸収層以降の薄膜層を積層する工程では、当該半導体受光素子が位置決めされるべき個所に対応するように予め決められた領域での薄膜成長が禁止されること

を特徴とする半導体受光素子の製造方法。



【請求項18】

基板上に光吸収層を含む複数の異なる薄膜層を順次積層して形成される、端面入射型の半導体受光素子の製造方法において、

当該半導体受光素子が位置決めされるべき個所に対応するように予め決められた領域下に存在する前記光吸収層を取り除くためのエッチング工程を含むことを特徴とする半導体受光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光通信分野等に用いられる半導体受光素子および光伝送装置に関するものである。

【0002】

【従来の技術】

近年、情報サービス網の拡充のため、光通信分野においても低コスト化が望まれている。低価格な光通信システムを構築するためには、光信号を電気信号に、電気信号を光信号に変換する光モジュールの低コスト化が鍵である。これには、同一基板上に平易な実装方式で集積化できる光デバイスが必要である。

【0003】

半導体レーザダイオード、光変調器や光スイッチ等に代表される光デバイスは一般に導波路構造を有し、光を基板面に平行な方向に入出射するものである。一方、半導体受光素子は一般に基板面内に垂直な方向から光信号を受光する面受光型である。したがって、面受光型の半導体受光素子は他の光デバイスと光信号の入出射方向が異なるため、集積化の観点から整合性が良くない。

【0004】

一方、他の光デバイスと整合性が良い端面入射型の半導体受光素子が従来より知られている。ところが、端面入射型の半導体受光素子はその構造から光デバイスからの光の出射位置と半導体受光素子の受光面との位置関係が、受光素子の感度に大きく依存する。そのため、パッシブ型のアライメントでは、光デバイス上での端面入射型半導体受光素子の位置を高精度に計測する手段が必要とされてい

る。

【0005】

【発明が解決しようとする課題】

上記従来技術では、導波路型受光素子を光デバイスに実装する際、受光素子の光デバイス側と光デバイス部分にマーカを作成し、両者を透過することのできる光、例えば1.3  $\mu\text{m}$ 付近の波長の光により、それぞれのマーカ位置を検出することで、光デバイス上での導波路型の受光素子の位置決めを行っていた。

【0006】

しかし、光通信等で多用される1.3～1.6  $\mu\text{m}$ 程度の光を受光する受光素子では、1.3  $\mu\text{m}$ 付近の波長の透過光が受光層で吸収され、位置決めの目標となるマーカの位置を検出することが困難であった。

【0007】

本発明の目的は、任意の波長の吸収層を持つ半導体受光素子を光デバイスに実装する際の位置決めに容易にする半導体受光素子およびその製造方法を提供することにある。

【0008】

また、本発明の他の目的は、上記本発明による半導体受光素子を受信素子として、または半導体レーザ光のモニタ素子として実装した、低コストの光モジュールあるいは光伝送装置を提供することにある。

【0009】

【課題を解決するための手段】

上記目的を達成するため本発明は、ある部材の特定個所に搭載されるべき、光吸収層を備える光学素子において、当該光学素子を前記特定個所に位置決めする際には、前記光吸収層により波長範囲の少なくとも一部が吸収される光を当該光学素子へ照射し、その透過光を検出することで位置決めするものであって、当該光学素子が搭載されるべき面に略平行な面に投影された当該光学素子の2次元投影領域の中に、前記光吸収層を含まず、前記照射光の透過率が残りの領域よりも高く、その位置が識別可能である領域を備える。

【0010】

また、上記目的を達成するため本発明は、他の光デバイスを備える基板上に搭載される、光吸収層を有する受光素子において、前記基板および当該半導体受光素子のうち少なくとも前記基板に設けられた位置決め用マーカとして機能する部分に対向する個所の光吸収層を除外した。

【0011】

より具体的には、例えば図1に示すような、上部第2コア層18と下部第2コア層20及び上部クラッド層17と下部クラッド層21で挟まれた光吸収層19を持つ導波路型半導体受光素子において、当該導波路型受光素子が実装される光デバイス上の位置決め用のマーカ23を計測するためのマーカ検出用空間領域（位置決め用領域）24が設けられた導波路型半導体受光素子を提供する。ここで、図1の信号光11と光吸収層19の接している個所が当該導波路型半導体受光素子の受光領域である。

【0012】

上記本発明の導波路型受光素子は、例えば図4に示すように、光吸収層19を形成する際にマスク等により結晶層の成長個所を選択し、受光領域の光吸収層19は残し、光デバイス上の位置決め用マーカ23に対向する個所の光吸収層19が除外される（形成されない）ようにすることで、マーカ23を検出するための空間領域24を形成する。マーカ検出用空間領域24を透過して位置決め用マーカ23を検出するために照射される照明光（以下では検出光と呼ぶ）の光透過率は、例えば導波路型受光素子に照射される検出光の30%を越える構造とする。

【0013】

上記本発明の導波路型受光素子によれば、下方から照射される位置決め用の検出光の光吸収層19による減衰が、光吸収層19を残した場合に比べ極めて少ないため、導波路型受光素子の影になる光デバイス上のマーカ23を導波路型受光素子を透過して観察することが容易となり、生産効率が向上する。

【0014】

また、上記本発明の導波路型受光素子によれば、光モジュール基板26上の実装精度も向上するため、受光効率も向上する。このため、上記本発明の導波路型

受光素子を、光モジュール低コスト化のため、図7および図9に示すように光回路35を有する光導波路基板36上に受信素子もしくは半導体レーザ41のモニタ素子として本発明の導波路型受光素子31を光学レンズなしで集積化する構成としてもよい。

【0015】

また、図8および図10に示すような光ファイバ38を固定するためのV溝を有する基板37上に受信素子もしくは半導体レーザ41のモニタ素子として、本発明の導波路型受光素子31を光学レンズなしで集積化する構成としてもよい。

【0016】

また、図11に示すように信号光入射用の光ファイバ52の付いたV溝基板54上に受信用の本発明の導波路型受光素子55をパッシブアライメント法を用いて集積化し、さらにプリアンプIC56を実装したり、さらに、これをセラミックあるいは樹脂でできたベース53とキャップ51にてパッケージングする構成としてもよい。ベース53とキャップ51の代わりに樹脂にてトランスファモールドを用いても良い。さらにV溝基板54の代わりに光回路を有する導波路基板を用いても良い。

【0017】

また、本発明の導波路型受光素子を半導体レーザのモニタ用として用いた光送信モジュールあるいは同一基板上に本発明の導波路型受光素子を受信用、半導体レーザモニタ用としてそれぞれ搭載した光送受信モジュールを用いても良い。

【0018】

さらに、図12に示すように本発明の導波路型受光素子を搭載した光ファイバ63付き光モジュール64と、受信IC61等の電子回路を同一ボード62上に搭載し、これを送信あるいは受信あるいは送受信装置として光伝送システムに用いてもよい。

【0019】

また、上記目的を達成するために本発明は、基板上に光吸収層を含む複数の異なる薄膜層を順次積層して形成される、端面入射型の半導体受光素子の製造方法において、前記光吸収層以降の薄膜層を積層する工程では、当該半導体受光素子

が位置決めされるべき個所に対応するように予め決められた領域での薄膜成長を禁止するか、あるいは、当該半導体受光素子が位置決めされるべき個所に対応するように予め決められた領域下に存在する前記光吸収層を取り除くためのエッチング工程を含む。

#### 【0020】

#### 【発明の実施の形態】

以下に本発明による受光素子および該受光素子を備える装置の実施形態を、図を参照して説明する。

#### 【0021】

#### 【実施形態1】

InGaAlAs系化合物半導体を用いた本発明の一実施形態の断面構造を図1に示す。

#### 【0022】

本実施形態による半導体受光素子は、分子線エピタキシ(MBE)法によりp-InP基板16に、n-InAlAs上部クラッド層17を1.0 $\mu$ m、n-InGaAlAs上部第2コア層18を1.5 $\mu$ m、アンドープInGaAlAs光吸収層19を1.5 $\mu$ m、p-InGaAlAs下部第2コア層20を1.5 $\mu$ m、p-InAlAs下部クラッド層21を0.5 $\mu$ m、n-InGaAsコンタクト層15'を0.2 $\mu$ mを順次積層することでその基本構造が形成される。

#### 【0023】

さらに、本実施形態による半導体受光素子は、n-InGaAsコンタクト層15'に隣接して設けられたp型電極22と、当該半導体素子が搭載されるべき光デバイス26との接続用はんだ層25と、p-InP基板16の本図上方に積層されるコンタクト層15、SiN絶縁膜14およびn型電極13とを備えている。

#### 【0024】

ここで、アンドープInGaAlAs光吸収層19は、例えば、位置決めの際に図1の下方から照射され、p-InP基板16を透過し、半導体受光素子の下

側に作られたマーカを検出するための、 $1.3\mu\text{m}$ 付近の波長を備える検出光を吸収してしまう。

#### 【0025】

そのため、本実施形態においては、当該半導体受光素子を実装する光モジュール基板26側のマーカ23の検出を可能とするために、アンドープInGaAlAs光吸収層19、p-InGaAlAs下部第2コア層20、p-InAlAs下部クラッド層21の形成の際にマスク等を使い、基板側のマーカ23を検出できるようにアンドープInGaAlAs光吸収層19が除外された空間領域（位置決め用領域）24が形成されるように結晶成長を行う。なお、上記の構造は、半導体受光素子に上記各層を積層後にエッチング等により取り除いても、同様な構造を形成することができる。

#### 【0026】

すなわち、本発明において特徴的な構造である、位置決め用マーカの検出を可能とするためにアンドープInGaAlAs光吸収層19が除外された空間領域（以下ではマーカ検出領域と呼ぶ）を形成するために、新たな工程を追加する必要は全くなく、従来から実施されていた工程において、当該マーカ検出領域を形成するようにマスクの形状を変える等の少々の修正を加えるだけで良い。

#### 【0027】

マーカ検出領域24の大きさは、必要とされる搭載精度及びマーカ23の検出に用いる撮像装置の分解能に応じて決定する。例えば、信号光11に対する半導体受光素子の必要な搭載精度が $\pm 1\mu\text{m}$ と考えると、計測精度は少なくとも $\pm 0.1\mu\text{m}$ 必要となる。その精度を確保するマーカ検出領域24は、分解能 $1\mu\text{m}$ のカメラによりマーカ23の境界面もしくは重心点の計測を行って所定の精度を出すためには、1辺 $10\mu\text{m}$ 以上（ $100\mu\text{m}^2$ ）の領域が必要となる。

#### 【0028】

また、半導体受光素子に検出光を透過しないメタライズ層13、25がある場合、マーカ検出領域24を上方から観察して影にならない部分を $100\mu\text{m}^2$ 以上確保することが必要となる。

## 【0029】

マーカ23は、位置決めの際に照射される検出光の非透過部と透過部のエッジを透過する光量の差によって計測するが、該透過部が入射した光を全て透過するわけではなく一部を減衰する。ここで、入射した光の全て透過する時のコントラストの値を100%とすると、30%のコントラストがある場合の輝度分布は図2に示すようになる。

## 【0030】

ところで、検出光によって得られる光学像の明暗部のエッジを特定するためには、エッジ付近の輝度分布の傾き（コントラストに依存する）と輝度上の雑音とを考慮する必要がある。例えば、本発明が適用される技術分野の位置決めにおいて良く使用されている、近赤外線付近を計測するカメラでは、映像信号に生じる雑音は5%程度生じている。このため、目標とする計測精度以内に輝度分布がそれ以上の傾きを持たなければ、要求される精度を満たすことはできない。

## 【0031】

コントラストを20%から100%まで変化させた場合の輝度分布を横軸に位置、縦軸に輝度をとったグラフにプロットすると、図3に示すようになる。これらの輝度分布から、位置決めに必要な計測精度を $\pm 0.1 \mu\text{m}$ とすると、本実施形態において必要なコントラストは30%以上となる。

## 【0032】

図1のマーカ検出領域24を含み、信号光11に対して垂直な断面構造の一例を図4に示す。本例では、当該半導体受光素子の端面から入射する信号光11（図1参照）の光軸に対して、左右の位置に2個所のマーカ検出領域24を形成している。これはマーカ検出領域24が1個所のみの場合、半導体受光素子の水平面内の角度検出が難しくなるためである。本例に示すように、半導体受光素子内に2個所以上のマーカ検出領域24を形成することで、水平面内の角度検出を容易とすることができる。

## 【0033】

本実施形態を利用した半導体受光素子の他の構造例を図5に示す。図5は入射する信号光に対して垂直に切断した断面図である。

## 【0034】

本例では、受光領域27との精度 $W_a$ 、 $W_b$ を相対的に確保しつつ、吸収層19を削除した空間領域それ自体を、当該半導体受光素子側の位置決め用マーカとして利用したものである。通常 $W_a$ 、 $W_b$ は同じ長さに設定する。2つの長さ $W_a$ 、 $W_b$ を用いる理由は、マーカを1箇所だけ設け、該マーカからの距離だけに基づいて位置決めを実施しようとする場合におこり得る、計測の際の光学収差や露光時の光の回り込みの差によるマーカ自体の大きさの膨らみ等の誤差を吸収するためである。

## 【0035】

本例のように相対的精度 $W_a$ 、 $W_b$ を利用して2箇所のマーカ検出領域24を形成し、光吸収層19とマーカ検出領域24の境界領域を検出することにより、半導体受光素子の位置を高精度に測定することが可能となる。

## 【0036】

また、図6に示すように、位置決めをした場合に、図5に示した相対的精度を確保したマーカ検出領域24内にそれぞれ位置するように、光モジュール基板26のマーカ23を作成してもよい。本例のような構成によれば、マーカ検出領域24とマーカ23の両者を同時に、高精度に観察することが可能となり、高い位置精度で搭載することができる。

## 【0037】

また、図13に示すように、半導体受光素子に形成された一対のマーカ検出領域24内のそれぞれに受光素子側マーカ28を設け、各受光素子側マーカ28とそれに対応する基板側マーカ23とが予め定めた相対位置関係を満足するように、位置決めする構成としてもよい。

## 【0038】

## 〔実施形態2〕

本発明の導波路型受光素子を用いた光モジュールの一実施形態の構造を図7に示す。

## 【0039】

本実施形態による光モジュールは、石英系光回路35、絶縁膜34、および電



気配線 32 を有する光導波路基板 36 上に、本発明の導波路型受光素子 31 をパッシブアライメント法を用いてフリップチップ実装したものである。ここで導波路型受光素子 31 には、片面に n 型、反対側に p 型電極を有するものを用い、当該導波路型受光素子 31 と電気配線 32 との接続には AuSn 半田を使用する。

## 【0040】

本実施形態においては、さらに、導波路型受光素子 31 の受光面の左右 2 個所に光吸収層 19 を排除して形成したマーカ検出用領域 24 を設けると共に、導波路型受光素子 31 が所定の実装位置に位置決めされた場合に、これらマーカ検出用領域 24 の各々の領域内に位置するように光導波路基板 36 のマーカ 23 を一対設けている。

## 【0041】

これらの構成により、導波路型受光素子 31 および光導波路基板 36 の位置を高精度に計測できるとともに、両者の位置決めを高精度に実現できる構造として

いる。

## 【0042】

本実施形態によれば、両者の検出精度は  $\pm 0.1 \mu\text{m}$  以内となり、実装精度は  $\pm 1.0 \mu\text{m}$  以内に抑えられた。また、 $1.3 \mu\text{m}$  光に対する半導体受光素子 31 の受光感度は  $0.9 \text{ A/W}$  と高い値が得られた。

## 【0043】

## 〔実施形態 3〕

本発明の導波路型受光素子を用いた光モジュールの他の実施形態の構造を図 8 に示す。

## 【0044】

本実施形態では、絶縁膜 34、および電気配線 32 を有する V 溝光導波路基板 37 上に、本発明の導波路型受光素子 31 をパッシブアライメント法を用いてフリップチップ実装している。ここで導波路型受光素子 31 には片面に n 型、反対側に p 型電極を有するものを用い、導波路型受光素子 31 と電気配線 32 との接続には AuSn 半田を使用した。

【0045】

本実施形態においては、さらに、導波路型受光素子31の受光面の左右2個所に光吸収層19を排除して形成したマーカ検出用領域24を設けると共に、導波路型受光素子31が位置決めされた場合に、これらマーカ検出用領域24の各々の領域内に位置するように、V溝光導波路基板37のマーカ23を一对設けている。

【0046】

これらの構成により、導波路型受光素子31およびV溝光導波路基板37の位置を高精度に計測できるとともに、両者の位置決めを高精度に実現できる構造としている。

【0047】

本実施形態によれば、両者の検出精度は $\pm 0.1 \mu\text{m}$ 以内となり、実装精度は $\pm 1.0 \mu\text{m}$ 以内に抑えられた。また、 $1.3 \mu\text{m}$ 光に対する半導体受光素子31の受光感度は $0.85 \text{ A/W}$ と高い値が得られた。

【0048】

〔実施形態4〕

本発明の導波路型受光素子を用いた光モジュールの他の実施形態の構造を図9に示す。

【0049】

本実施形態では、石英系光回路35、絶縁膜34、モニタ受光素子用電気配線32、および半導体レーザ用電気配線42を有する光導波路基板36上に、半導体レーザ41と本発明の導波路型受光素子31をパッシブアライメント法を用いてフリップチップ実装している。ここで導波路型受光素子には片面にn型、反対側にp型電極を有するものを用い、導波路型受光素子31と電気配線32との接続にはAuSn半田を使用した。

【0050】

本実施形態においては、さらに、導波路型受光素子31の受光面の左右2個所に光吸収層19を排除して形成したマーカ検出用領域24を設けると共に、導波路型受光素子31が位置決めされた場合に、これらマーカ検出用領域24の各々

の領域内に位置するように光導波路基板 36 のマーカ 23 を一対設けている。

【0051】

これらの構成により、導波路型受光素子 31 および光導波路基板 36 の位置を高精度に計測できるとともに、両者の位置決めを高精度に実現できる構造として  
いる。

【0052】

本実施形態によれば、各素子の搭載時の位置ずれは $\pm 1.0 \mu\text{m}$ 以内に抑えられ、半導体レーザ 41 とモニタ用導波路型受光素子 31 間の光結合損失は 2～3 dB であった。また外部出力 1 mW 時のモニタ電流は  $500 \mu\text{A}$  と良好な値が得られた。

【0053】

【実施形態 5】

本発明の導波路型受光素子を用いた光モジュールの他の実施形態の構造を図 10 に示す。

【0054】

本実施形態では、絶縁膜 34、モニタ受光素子用電気配線 32、および半導体レーザ用電気配線 42 を有する V 溝光導波路基板 37 上に、半導体レーザ 41 と本発明の導波路型受光素子 31 をパッシブアライメント法を用いて、フリップチップ実装している。ここで、導波路型受光素子 31 には、片面に n 型、反対側に p 型電極を有するものを用い、導波路型受光素子 31 と電気配線 32 の接続には AuSn 半田を使用した。

【0055】

本実施形態においては、さらに、導波路型受光素子 31 の受光面の左右 2 個所に光吸収層 19 を排除して形成したマーカ検出用領域 24 を設けると共に、導波路型受光素子 31 が位置決めされた場合に、これらマーカ検出用領域 24 の各々の領域内に位置するように、V 溝光導波路基板 37 のマーカ 23 を一対設けている。

【0056】

これらの構成により、導波路型受光素子 31 および V 溝光導波路基板 37 の位

置を高精度に計測できるとともに、両者の位置決めを高精度に実現できる構造としている。その後フラットエンドの光ファイバ38をV溝に固定した。

## 【0057】

本実施形態によれば、各素子の搭載時及び光ファイバ固定時の位置ずれは±1 μm以内に抑えられ、半導体レーザ41とモニタ用導波路型受光素子31間の光結合損失は2～3 dBであった。また外部出力1 mW時のモニタ電流は400 μAと良好な値が得られた。

## 【0058】

## 〔実施形態6〕

本発明の導波路型受光素子を用い、パッケージングされた光受信モジュールの一実施形態の構造を図11に示す。

## 【0059】

本実施形態では、V溝基板54上に受信用の本発明による導波路型受光素子55をパッシブアライメント法を用いて実装している。さらに高感度化のために受信用プリアンプIC56もV溝基板54上に実装した。その後、信号光入射用の光ファイバ52を付け、セラミック製のベース53に固定し、キャップ51にて蓋をした。

## 【0060】

作製した本実施形態による光モジュールを伝送評価したところ、信号光波長1.3 μm、伝送速度50 Mb/sのバースト伝送において、10の-8乗の誤り率における最小受光感度は-38 dBmと良好であった。

## 【0061】

なお、セラミック製のベース53およびキャップ51の代わりに樹脂製のもの、あるいは樹脂のトランスファモールドを用いても良い。さらにV溝基板54の代わりに光回路を有する光導波路基板等を用いても構わない。また、本発明の導波路型受光素子を用いた送信および送受信光モジュールをパッケージングしても良い。

## 【0062】

## 〔実施形態7〕

本発明の導波路型受光素子を用いた光伝送装置の一実施形態を図12に示す。本実施形態では、本発明の導波路型受光素子が搭載され、信号光入射用の光ファイバ63が付いた光受信モジュール64と、受信IC61およびその他の電子部品をボード62上に搭載している。

【0063】

作製した本実施形態による光伝送装置の伝送評価を行った。信号光波長1.3  $\mu\text{m}$ 、伝送速度50Mb/sのバースト伝送において、10の-8乗の誤り率における最小受光感度は-38dBmと良好であった。

【0064】

なお、上記光受信モジュールの代わりに、本発明の導波路型受光素子が集積化された光送信モジュールおよび光送受信モジュールを搭載しても良い。

【0065】

【発明の効果】

本発明によれば、導波路型半導体受光素子を光デバイスに高精度で位置決めする事が可能となり、光学レンズを用いることなく容易に高光結合をとることが出来る。したがって、本発明の導波路型半導体受光素子を利用することにより、煩雑な実装工程をとらずに低コストな光モジュールおよび光伝送装置を作製することが可能となる。

【図面の簡単な説明】

【図1】 本発明の実施形態1による導波路型受光素子の構造断面図。

【図2】 本発明の実施形態1による導波路型受光素子の輝度分布図。

【図3】 本発明の実施形態1による導波路型受光素子の輝度分布図。

【図4】 本発明の実施形態1による導波路型受光素子の構造断面図。

【図5】 本発明の実施形態1による導波路型受光素子の構造断面図。

【図6】 本発明の実施形態1による導波路型受光素子の構造断面図。

【図7】 本発明の実施形態2の全体構造斜視図。

【図8】 本発明の実施形態3の全体構造斜視図。

【図9】 本発明の実施形態4の全体構造斜視図。

【図10】 本発明の実施形態5の全体構造斜視図。

【図11】本発明の実施形態6の全体構造鳥瞰図。

【図12】本発明の実施形態7の全体構造鳥瞰図。

【図13】本発明の実施形態1による導波路型受光素子の構造断面図。

【符号の説明】

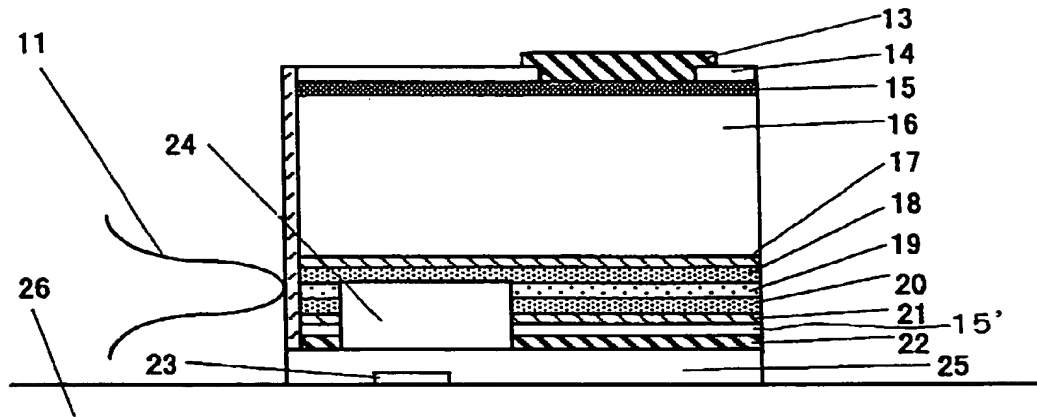
- 11・・・信号光
- 12・・・反射防止膜
- 13・・・n型電極
- 14・・・SiN絶縁膜
- 15・・・コンタクト層
- 16・・・p-InP基板
- 17・・・上部クラッド層
- 18・・・上部第2コア層
- 19・・・光吸収層
- 20・・・下部第2コア層
- 21・・・下部クラッド層
- 22・・・p型電極
- 23・・・基板側位置決め用マーカ
- 24・・・マーカ検出用空間領域
- 25・・・接続用はんだ層
- 26・・・光デバイス
- 27・・・受光領域
- 28・・・導波路型受光素子側マーカ
- 31・・・本発明の導波路型受光素子
- 32・・・電気配線
- 34・・・絶縁膜
- 35・・・光回路
- 36・・・光導波路基板
- 37・・・V溝基板
- 38・・・光ファイバ

- 4 1 . . . 半導体レーザ
- 4 2 . . . 電気配線
- 5 1 . . . キャップ
- 5 2 . . . 光ファイバ
- 5 3 . . . ベース
- 5 4 . . . V溝基板
- 5 5 . . . 本発明の導波路型受光素子
- 5 6 . . . プリアンプ I C
- 6 1 . . . 受信 I C
- 6 2 . . . ボード
- 6 3 . . . 光ファイバ
- 6 4 . . . 光受信モジュール。

【書類名】 図面

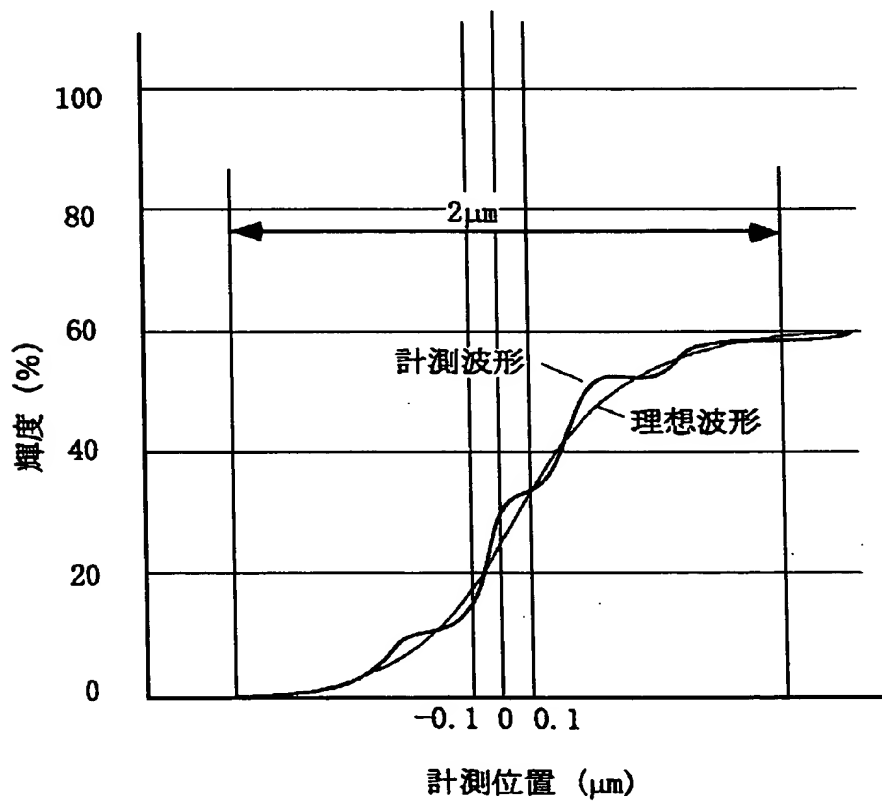
【図1】

図1



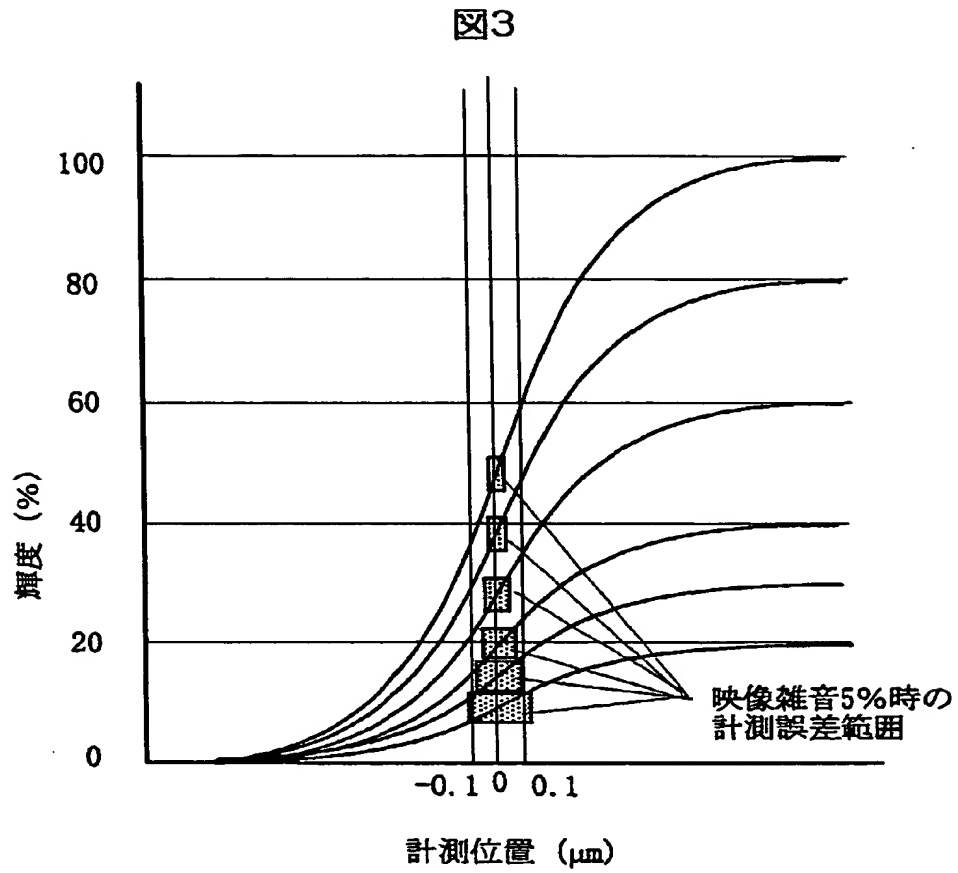
【図2】

図2

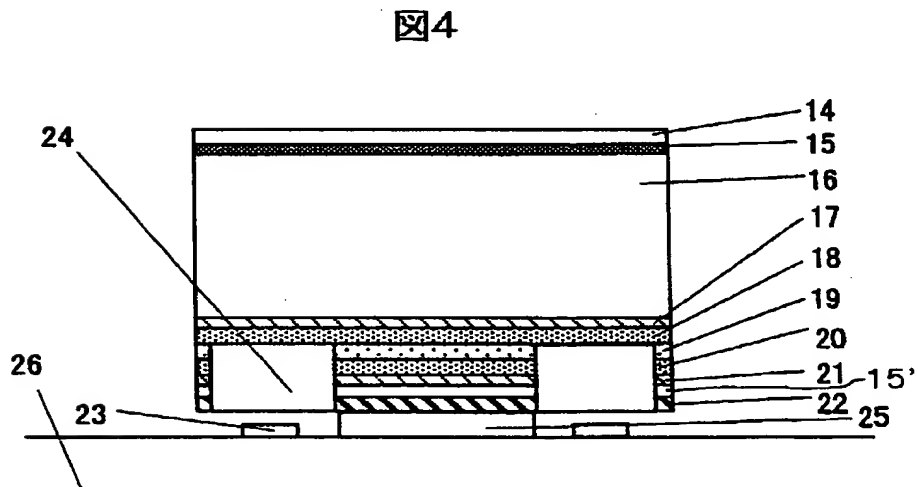




【図3】

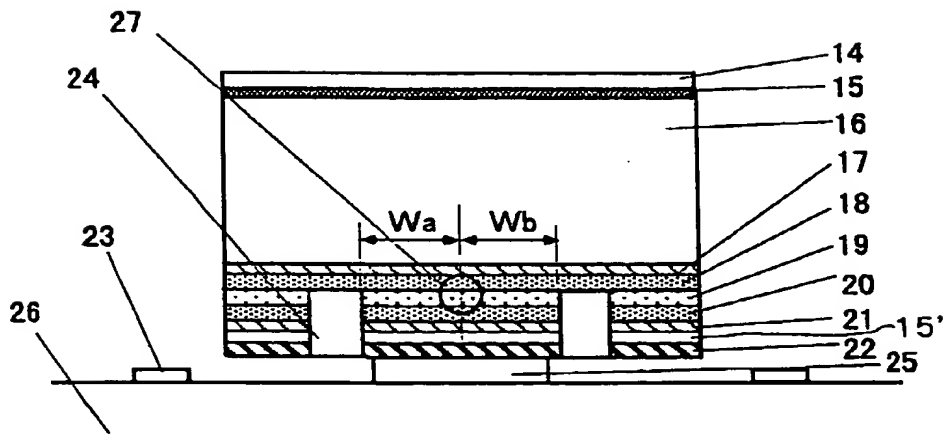


【図4】



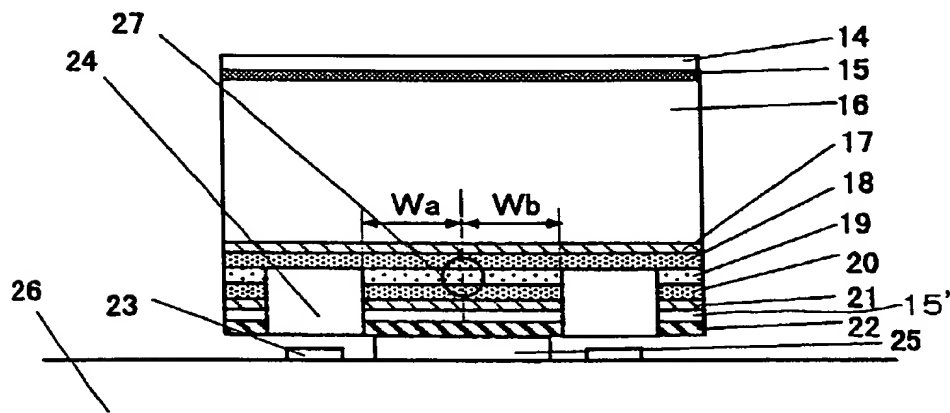
【図5】

図5



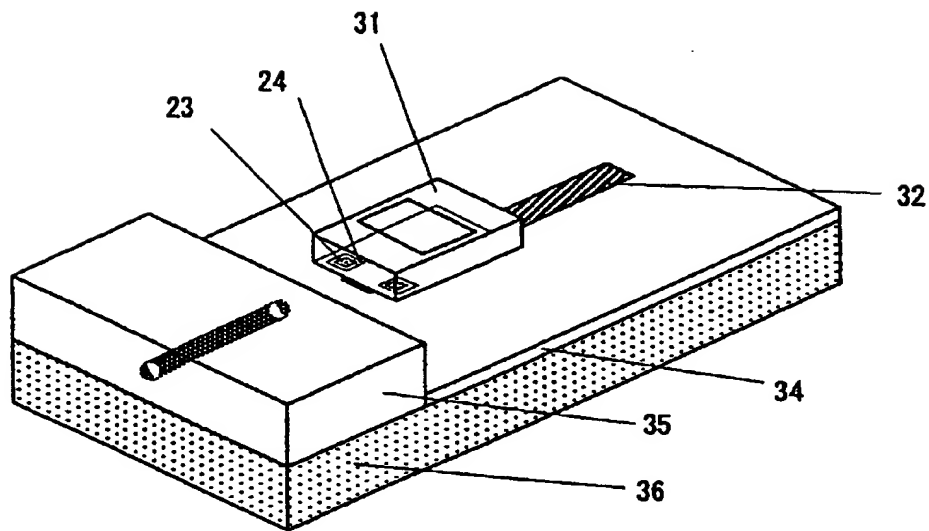
【図6】

図6



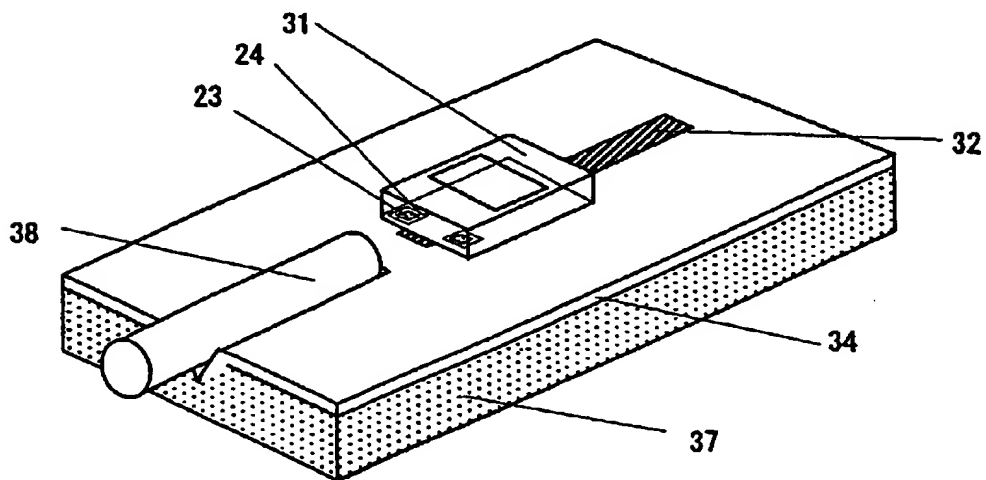
【図7】

図7



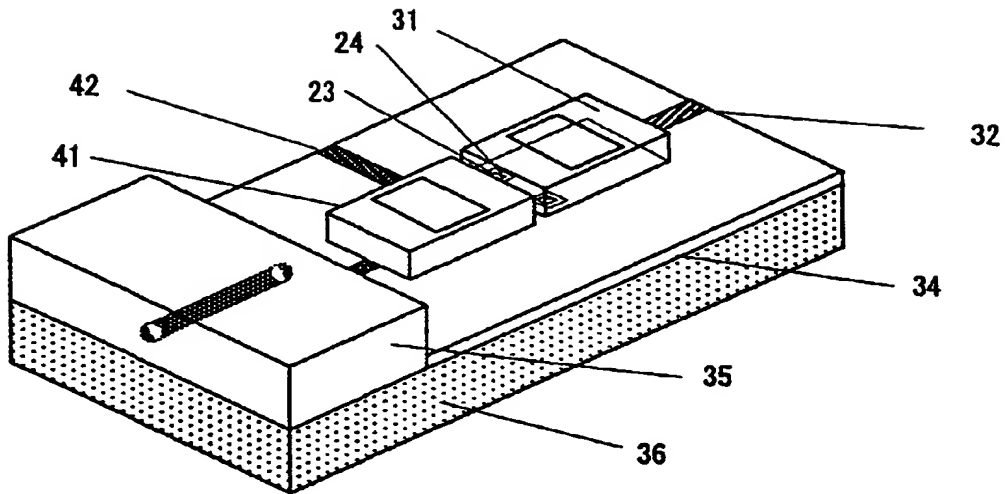
【図8】

図8



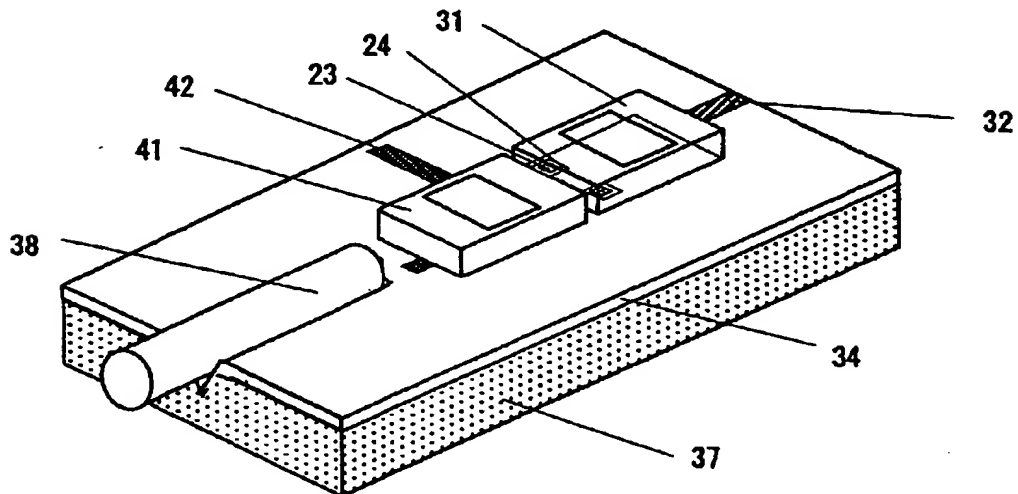
【図9】

図9



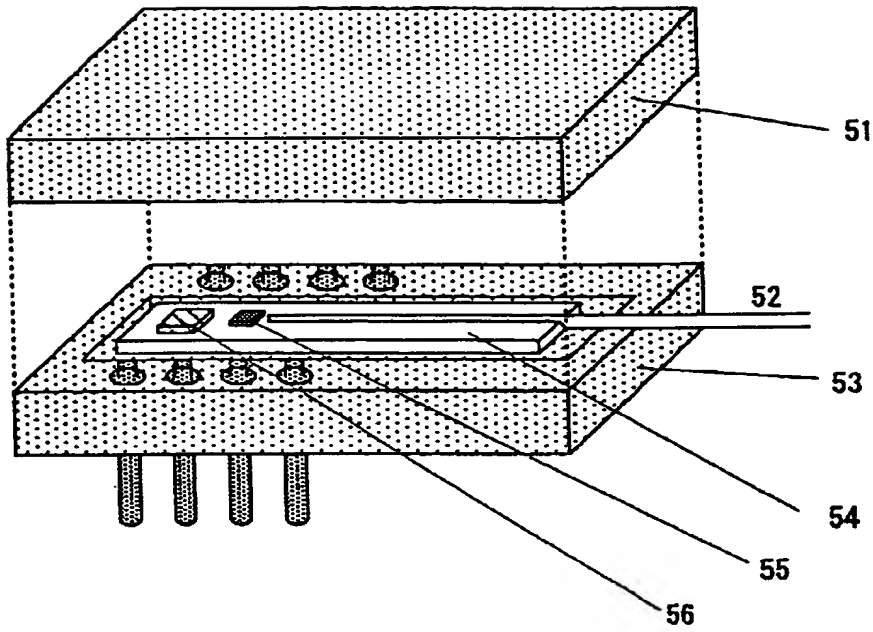
【図10】

図10



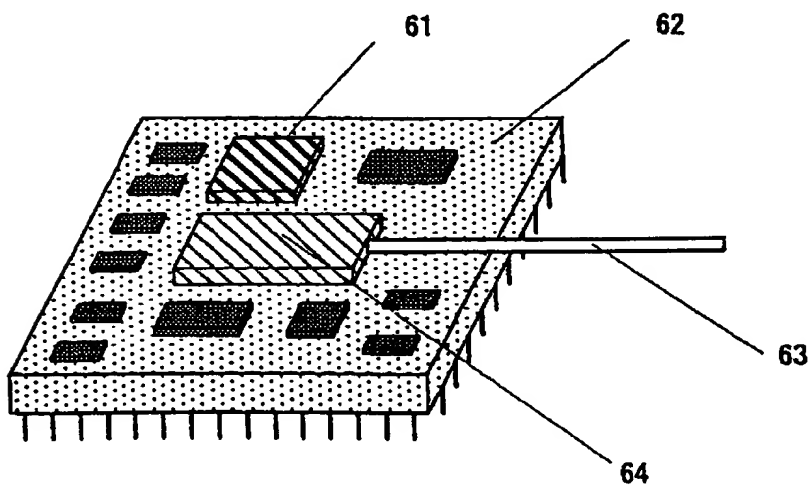
【図11】

図11



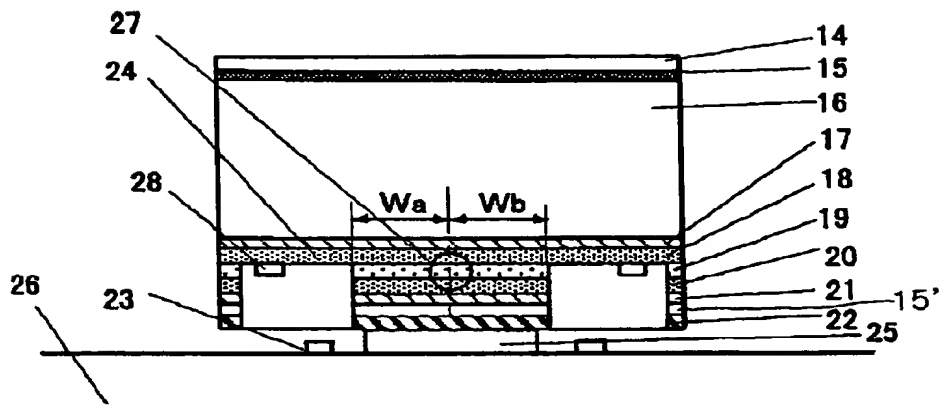
【図12】

図12



【図13】

図13



【書類名】 要約書

【要約】

【課題】 光モジュール及び光伝送装置の低コスト化に向け、他の導波路型光デバイスとの整合性が良く、容易に高精度に位置決めを行うことのできる半導体受光素子を提供する。

【解決手段】 光吸収層 19 が形成されている端面入射型の導波路型受光素子において、該受光素子の検出光を吸収してしまう光吸収層 19 の一部を除外した空間領域を形成することで、該受光素子の主平面を貫通、透過する検出光の透過量が 30% 以上である主平面に平行なマーカ検出用領域 24 を少なくとも  $100\mu\text{m}^2$  備えることにより、光デバイス 26 上のマーカ 23 の検出を容易にし、該受光素子の位置決めを高精度に行う。

【選択図】 図 1

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000005108

【住所又は居所】 東京都千代田区神田駿河台四丁目6番地

【氏名又は名称】 株式会社日立製作所

【代理人】 申請人

【識別番号】 100087170

【住所又は居所】 神奈川県横浜市西区北幸2丁目9番10号 横浜H  
Sビル7階

【氏名又は名称】 富田 和子



出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台4丁目6番地
氏 名	株式会社日立製作所

**THIS PAGE BLANK (USPTO)**